

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-068109

(43)Date of publication of application : 07.03.2003

(51)Int.Cl.

F21S 8/04
 F21S 2/00
 F21V 9/08
 G02F 1/13357
 G09F 9/00
 H01L 33/00
 // F21Y101:02

(21)Application number : 2001-252401

(71)Applicant : SONY CORP

(22)Date of filing : 23.08.2001

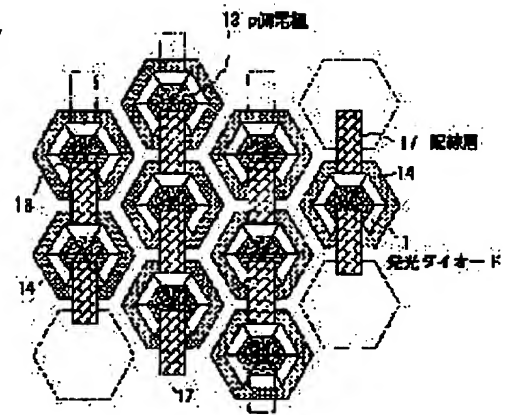
(72)Inventor : NATORI TAKEHISA
 MORI YOSHIFUMI

(54) LUMINAIRE AND PROJECTOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a luminaire that has a structure in which light emitting devices such as a light emitting diode can be arrayed at high density.

SOLUTION: The luminaire has a structure in which a plurality of pointed light emitting devices are arrayed most densely to form a light emission surface. The densest array in the light emission surface as a light emission part in a surface array can maximize luminance per unit area, and the use of the pointed light emitting devices can permit wiring using empty space about pointed portions to ensure sufficient connection even under the densest array.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

*** NOTICES ***

JPO and NCIP are not responsible for any
damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The lighting system which is made to carry out the maximum dense array of the light emitting device of the shape of two or more cusp, and is characterized by coming to form a luminescence side.

[Claim 2] The light emitting device of the shape of said cusp is a lighting system according to claim 1 with which only a predetermined number is characterized by carrying out parallel connection of the configuration connected to the serial.

[Claim 3] Said predetermined number is a lighting system according to claim 2 characterized by being a number corresponding to the value which broke rated voltage by forward voltage of the light emitting device concerned.

[Claim 4] The light emitting device of the shape of said cusp is a lighting system according to claim 1 characterized by being arranged on a support substrate.

[Claim 5] The light emitting device of the shape of said cusp is a lighting system according to claim 1 characterized by the acumination part of one component and the bottom surface part of the component of another side being connected by the wiring layer among the components which the acumination part of a component and the bottom surface part of a component are made into the polar zone, respectively, and adjoin between the light emitting devices of the train by which series connection is carried out.

[Claim 6] The light emitting device of the shape of said cusp is a lighting system according to claim 1 characterized by having the structure to which the sloping field was made to carry out the laminating of the 1st conductive layer, a barrier layer, and the 2nd conductive layer.

[Claim 7] The lighting system characterized by making the light emitting device of the shape of two or more cusp arrange, forming a luminescence side, and forming the resistance section in said light emitting device at a serial, respectively.

[Claim 8] Said resistance section is a lighting system according to claim 7 characterized by forming a high resistance wiring layer in the shape of a coil.

[Claim 9] Said high resistance wiring layer is a lighting system according to claim 7 characterized by being formed in the support substrate side of said light emitting device.

[Claim 10] the light emitting device of the shape of two or more cusp — ** — the lighting system characterized by coming to form an optical-pumping fluorescent substance layer in the optical ejection side side while making it arrange densely.

[Claim 11] The luminescence wavelength of said light emitting device and the luminescence wavelength of said optical-pumping fluorescent substance layer are a lighting system according to claim 10 characterized by being different wavelength.

[Claim 12] It is the lighting system according to claim 10 characterized by for said light emitting device being the light emitting diode of blue luminescence, and exciting said optical-pumping fluorescent substance layer by blue glow, and enabling yellow luminescence.

[Claim 13] It is the lighting system according to claim 10 characterized by for said light emitting device being the light emitting diode of purple luminescence, and exciting said optical-pumping fluorescent substance layer with purple light, and enabling white luminescence.

[Claim 14] The lighting system characterized by only the minimum margin distance the light emitting device of the shape of two or more cusp is decided to be on a process being estranged and arranged, and coming to form said luminescence side by the light emitting device of two or more shape of said cusp.

[Claim 15] The lighting system which is made to carry out the maximum dense array of the light emitting device of the shape of two or more cusp, and comes to form a luminescence side, and projection equipment characterized by having the transparency mold image display section arranged in the optical projection way of said lighting system.

[Translation done.]

*** NOTICES ***

JP0 and NCIP1 are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the lighting system which is made to arrange densely two or more light emitting devices, such as a semi-conductor light emitting device, and uses the light from this light emitting device for lighting.

[0002]

[Description of the Prior Art] The array structure of making semi-conductor light emitting devices, such as light emitting diode, arranging in the shape of an array is used for various kinds of equipments from before. Such array structure of a semi-conductor light emitting device may be used as the light source for electric discharge of a copying machine (for example, refer to JP,4-137675,A.), or may be used as an LED unit (for example, refer to JP,4-344992,A.) of the image sensors for recognizing an alphabetic character etc.

[0003] as [indicate / as such an example / generate light which reaches direct human being's eye further, aiming at use as a lighting system is also examined, and / although the array structure of these semi-conductors light emitting device is used as a luminescence means within various kinds of copying machines and readers / structure / by JP,9-297549,A] — flexible — a line — the example like an emitter, other illumination material, etc. are coming to be used widely.

[0004]

[Problem(s) to be Solved by the Invention] When two or more semi-conductor light emitting devices like light emitting diode are made to arrange in the shape of an array and it constitutes a lighting system, it is possible to obtain a lighting system with high brightness, making a consistency high comparatively by putting light emitting diode in order with a bare chip.

[0005] However, even if it is the case where put the light emitting diode of two or more field luminescence molds in order, and a lighting system is constituted for example, when the structure of light emitting diode forms a barrier layer in the semi-conductor layer of the planar structure which carries out a laminating to a plane In order to divide and prepare an electrode in a top and the bottom on both sides of a barrier layer, to connect two or more light emitting diodes to a serial and to make light emit The wire and wiring which connect the electrode of a top and the bottom are needed, and

since a wire and wiring pass in the clearance between adjoining bare chips, it becomes difficult to arrange a bare chip in high density.

[0006] Moreover, when two or more semi-conductor light emitting devices like light emitting diode are made to arrange in the shape of an array and it constitutes a lighting system, using a constant current source as an object for the drive currents for driving light emitting diode is often performed. It is constituted so that it may generally drive by the constant current source, since dispersion tends to produce light emitting diode from dispersion on that manufacture in the forward voltage V_f about each light emitting diode and this makes dispersion in each light emitting diode control for this reason.

[0007] However, in the case where much light emitting diodes are connected to juxtaposition, many currents flow to light emitting diode with low forward voltage V_f , and the problem that the problem that the life of the component which the current concentrated will become short occurs, or dispersion in luminescence brightness occurs arises. Although the brightness as the whole is also important for a lighting system, it is also required to suppress dispersion in the brightness in a luminescence side, and it is not easy to obtain ideal lighting.

[0008] One of these is also carried out, and when there is at least one open circuit in two or more light emitting diodes by which series connection is carried out, the whole stops emitting light and it will become impossible moreover, to use as a lighting system, although it will become possible to absorb dispersion in the forward voltage V_f of light emitting diode if much light emitting diodes are connected to a serial. Moreover, when series connection of the light emitting diode is carried out and it constitutes a lighting system, the electrical potential difference of the drive also becomes high, and the problem that the burden of a power unit increases is also generated.

[0009] Then, this invention aims at offer of the lighting system of the structure which can arrange a light emitting device to high density, and projection equipment in view of an above-mentioned technical technical problem. Moreover, this invention sets offer of the lighting system which performs luminescence which it was long lasting, was uniform and was stabilized, and projection equipment as other purposes.

[0010]

[Means for Solving the Problem] In order to solve an above-mentioned technical technical problem, the lighting system of this invention carries out the maximum dense array of the light emitting device of the shape of two or more cusp, and is characterized by coming to form a luminescence side. By carrying out the maximum dense array of the luminescence side which is the light-emitting part arranged in the shape of a field, the brightness per unit area can be made the highest and the connection to the electrode of the both sides by the side of n and p can be prepared in the side in which it exists for an acumination part [a component] by moreover using a cusp-like light emitting device. the side attachment wall over luminescence sides, such as a rectangular parallelepiped and tabular, — a luminescence side — receiving — abbreviation — when using a cusp-like light emitting device compared with the component structure which becomes perpendicular, wiring while using the tooth space as for which the perimeter for an acumination part was vacant is attained, and sufficient connection can be aimed at even if it carries out the maximum dense array.

[0011] Other lighting systems of this invention make the light emitting device of the shape of two or more cusp arrange, form a luminescence side, and are characterized by forming the resistance section in a serial, respectively at said light emitting device. Since brightness can be made high and the resistance section is formed in each light emitting device at a serial, securing good wiring, even when dispersion is in the forward voltage V_f of each light emitting device according to such a lighting system, a problem on which it concentrates on a light emitting device with low forward voltage V_f , and a current flows is eased, and control of the reinforcement of a component or dispersion of brightness is also possible.

[0012] the lighting system of further others of this invention — the light emitting device of the shape of two or more cusp — ** — while making it arrange densely, it is characterized by coming to form an optical-pumping fluorescent substance layer in the optical ejection side side. According to such a lighting system, the wavelength of the light which a light emitting device emits can be made to change and output by being able to make the brightness per unit area the highest, securing good wiring, and arranging an optical-pumping fluorescent substance layer in an optical ejection side side.

[0013] Moreover, the projection equipment of this invention carries out the maximum dense array of

the light emitting device of the shape of two or more cusp, and is characterized by having the transparency mold image display section arranged in the optical projection way of the lighting system which comes to form a luminescence side, and said lighting system. According to this projection equipment, securing good wiring, the brightness per unit area can be made the highest, and the high projection image of brightness can be displayed using the directive height of a light emitting device. [0014]

[Embodiment of the Invention] Hereafter, the lighting system of this operation gestalt is explained, referring to a drawing. Drawing 1 is the top view expanding and showing some lighting systems of this operation gestalt, and drawing 2 is the fragmentary sectional view of the lighting system of drawing 1. two or more light emitting diodes 11 in the form stuck in the lighting system of this operation gestalt on the support substrate 10 like a transparent glass substrate or a synthetic-resin substrate — the maximum — it is arranged so that it may become dense. One light emitting diode 11 consists of the crystal sections of an abbreviation hexagon-head drill configuration, and the part of an abbreviation hexagon-head drill configuration has the tapering acumination part 12. The light emitting diode 11 which has the crystal section of such an abbreviation hexagon-head drill configuration If the compound semiconductor layer of a GaN system can constitute and an example of the manufacture approach is given For example, after forming a low-temperature buffer layer and a GaN lower growth phase on the silicon on sapphire which makes a substrate principal plane C side, Growth inhibition film, such as silicon oxide, is formed in the whole surface, and size (several microns thru/or dozens of microns) of opening is formed in the growth inhibition film, and it forms so that the crystal section of an abbreviation hexagon-head drill configuration may be made to project from this opening with the selective growth using the opening. At this time, it grows up as a facet toward which the Sth page ({1-101} side) or {11-22} side inclined, for example as an inclined plane (facet) of the crystal section of an abbreviation hexagon-head drill configuration. A luminescence field can be formed in the inclined plane of the crystal section of an abbreviation hexagon-head drill configuration by forming a barrier layer in this Sth page etc. in the form inserted in the 1st conductivity-type semi-conductor layer and the 2nd conductivity-type semi-conductor layer. A barrier layer is for example, an InGaN layer here, the lower 1st conductivity-type semi-conductor layer is formed from the GaN layer of for example, a silicon dope, and the upper 1st conductivity-type semi-conductor layer is formed from the GaN layer of for example, a magnesium dope.

[0015] The bottom surface part of the light emitting diode 11 of an abbreviation hexagon-head drill configuration has the configuration of an approximate regular hexagon with this operation gestalt, although considering as the shape of a rectangle is also possible. for this reason, the thing for which the adjoining train arranges a light emitting diode 11 in the shape of [of half-pitch gap *****] a honeycomb — ** — the array of a dense component — possible — this ** — the brightness per unit area can be made the highest from a dense component array. each light emitting device — the maximum — as an example of the approach of making it arrange so that it may become dense, only the minimum margin distance each component is decided to be on a process is estranged and arranged. The minimum margin distance in this case is a distance decided by the precision of the alignment in an imprint process, the margin of the mask alignment in a photolithography process, etc., and there is an inclination which generally becomes short by improvement in a process technique. In addition, on these specifications, about the maximum dense array or the minimum margin, although it is desirable to consider as the distance as shortest margin on a process, it is the concept which had the width of face of a certain amount of fluctuation in the ideal shortest value, without being limited, and the distance near the minimum margin distance is also substantially included as a concept.

[0016] n lateral electrode and the p lateral electrode 13 are formed in the light emitting diode 11 of an abbreviation hexagon-head drill configuration. On the GaN layer of a magnesium dope, the p lateral electrode 13 vapor-deposits metallic materials, such as nickel/Pt/Au, or nickel(Pd) / Pt/Au, and is formed. The lower growth phase 14 which connects n lateral electrode to the GaN layer of a silicon dope functions as an n lateral electrode ejection field. The lower growth phase 14 is a semi-conductor layer used as a crystal kind at the time of selective growth, and since it is formed in the field larger than the base of an acumination part 12, it can aim at electric connection using the part which spread rather than the base of the acumination part 12. That is, in the lower growth phase 14, a part of wrap insulator layer 15 is removed in the front face, and the window part 16 for contact is formed. The wiring layer 17 is formed so that series connection may be carried out through a window

part 16. A wiring layer 17 connects the p lateral electrode 13 of the light emitting diode 11 which adjoins the lower growth phase 14 which is n lateral electrode ejection field through a window part 16. the light emitting diode 11 since the side in which this wiring layer 17 extends is a side to which the acumination part 12 is tapering off and only that part has only the space which takes about a wiring layer 17 in the perimeter of an acumination part 12 — ** — even when it is made to arrange densely, sufficient series connection can be planned. In addition, it is also possible to utilize the back tungsten film of selective growth as a part of takeoff connection of n lateral electrode in the case where the tungsten film is formed as growth inhibition film of selective growth.

[0017] Drawing 3 is the circuitry Fig. of the lighting system of this operation gestalt. Parallel connection of the train of two or more light emitting diodes 11 by which series connection is carried out is carried out, and it consists of constant current sources 18 for a drive. Let several of the predetermined n be a number corresponding to the value into which parallel connection of the configuration with which only the number of predetermined in light emitting diode 11 (the inside of drawing, n pieces) was connected to the serial was carried out, and it divided rated voltage by the forward voltage V_f of the light emitting diode 11 concerned. That is, it is made to carry out parallel connection of what carried out the about 30-piece series connection when the supply voltage to the lighting system concerned was [forward voltage V_f] 3.4V in 100V (bolt), and supply voltage should just be made to carry out parallel connection of that which carried out the about 60-piece series connection when forward voltage V_f was 3.4V by 200V (bolt).

[0018] Thus, even if it is the case where the forward voltage V_f of each light emitting diode 11 differs in carrying out series connection of two or more light emitting diodes 11 somewhat, the current value which flows n pieces by which series connection is carried out will be equalized. Therefore, it will concentrate on the light emitting diode 11 which has the low forward voltage V_f , a current will flow, and the problem that a life becomes short as the result, or a gap of brightness occurs will be prevented beforehand. Moreover, series connection of all is not carried out, but parallel connection of two or more light emitting diodes 11 is carried out for every number of predetermined individuals. For this reason, since the light emitting diode of other trains by which parallel connection is carried out emits light even when it changes into the condition that one light emitting diode 11 becomes poor temporarily, and a current cannot be passed, a lighting function will not necessarily be lost as a whole. Moreover, the light emitting diode 11 of the optimal number which can drive the number n of the light emitting diode 11 by which series connection is carried out to rated voltage by considering as the number corresponding to the value which broke rated voltage by the forward voltage V_f of the light emitting diode 11 concerned will drive, and efficient lighting is realized.

[0019] Here, if it explains referring to drawing 4 thru/or drawing 7 about the process of the light emitting device which has an acumination part, as a growth substrate 20 used in the case of manufacture of a light emitting device, especially if the compound semiconductor layer of a wurtzite mold can be formed, it will not be limited, but various things can be used. If it illustrates, that it can use as a base Sapphire (aluminum $2O_3$, the Ath page, the Rth page, and C side are included.) SiC (6H, 4H, and 3C are included.) It is the substrate which consists of GaN, Si, ZnS, ZnO, AlN, LiMgO, LiGaO₂, GaAs, MgAl $2O_4$, InAlGa_N, etc., is the hexagonal system substrate or cubic system substrate which consists of these ingredients preferably, and is a hexagonal system substrate more preferably. For example, in the case where silicon on sapphire is used, when growing up the ingredient of a gallium nitride (GaN) system compound semiconductor, the silicon on sapphire which made the principal plane C side used can be used. [many] C side as a substrate principal plane in this case includes field bearing to which it inclined 5 thru/or in 6 times. It is also possible to use the silicon substrate currently widely used for manufacture of a semiconductor device.

[0020] On the growth substrate 20 for carrying out selective growth, in order to acquire good crystallinity at the time of selection, a buffer layer etc. may be formed. Moreover, as shown in drawing 4, on the growth substrate 20, the lower growth phase 21 of selective growth is formed. Since a compound semiconductor layer can be chosen and facet structure is formed at a next process as a lower growth phase 21, it is desirable to choose the compound semiconductor of a wurtzite mold. The nitride semi-conductor which furthermore has the crystal structure of a wurtzite mold as a compound semiconductor layer, a BeMgZnCdS system compound semiconductor, a BeMgZnCdO system compound semiconductor, etc. are desirable. As a crystal layer which consists of a nitride semi-conductor, an III group system compound semiconductor can be used, for example,

a gallium nitride (GaN) system compound semiconductor, an aluminum nitride (AlN) system compound semiconductor, an indium nitride (InN) system compound semiconductor, an indium nitride gallium (InGaN) system compound semiconductor, and an aluminum nitride gallium (AlGaN) system compound semiconductor can be formed further preferably, and especially a gallium nitride system compound semiconductor is desirable. As an example, on silicon on sapphire, the GaN layer of undoping may be formed and the GaN layer of Si dope may be formed after that. In addition, in this invention, even if InGaN, AlGaN, GaN, etc. contain aluminum of the minute amount in the range to which only mixed crystal does not point out the nitride semiconductor [of 2 yuan] of only mixed crystal of 3 yuan, for example, an operation of InGaN is not necessarily changed by InGaN, and other impurities, it cannot be overemphasized that it is the range of this invention. Moreover, an equivalent field includes substantially field bearing to which it inclined 5 thru/or in 6 times to the Sth page in the Sth page. this detail in the letter and a nitride may make B, aluminum, Ga, In, and Ta an III group, and may point out the compound which contains N in V group here, and $1 \times 10^{20} \text{cm}^{-3}$ mixing of less than 1% of the whole and 3 or less impurity may be included

[0021] As the growth approach of this lower growth phase 21, various vapor growth can be mentioned, for example, vapor growth, such as organometallic compound vapor growth (MOCVD (MOVPE) law) and a molecular beam epitaxy method (MBE law), and hydride vapor growth (HVPE law) can be used. According to the MOVPE method, a crystalline good thing is quickly obtained also in it. As the Ga source, as TMG (trimethylgallium), TEG (triethylgallium), and the aluminum source, many alkyl metallic compounds, such as TMI (trimethylindium) and TEI (triethylindium), are used, and gas, such as ammonia and a hydrazine, is used as a nitrogen source as TMA (trimethylaluminum), TEA (triethylaluminum), and the In source by the MOVPE method. moreover — if it is Si as the impurity source, it is silane gas and germanium and it is germane gas and Mg — Cp2 — if it is Mg (magnesium cyclopentadienyl) and Zn, gas, such as DEZ (diethyl zinc), will be used. By the MOVPE method, epitaxial growth of the InAlGaN system compound semiconductor can be carried out by supplying these gas to the front face of the substrate heated for example, more than 600-degreeC, and decomposing gas.

[0022] The selection mask 22 which has the opening 23 which carried out opening to the hexagon is formed in the front face of the lower growth phase 21 of crystal growth, and as shown in drawing 5, the semi-conductor layer 24 is formed of the selective growth from the opening 23 which carried out opening to the shape of the hexagon. The mask ingredient which the selection mask 22 is growth inhibition film formed on the layer of the buffer layer formed on direct or a base on the base principal plane and others, for example, consists of insulator layers, such as silicon oxide film and a silicon nitride film, is used. Although the configuration of this mask is made into the shape of a hexagon as an example, they may be polygon configurations, such as the shape of the shape of band-like, a circle configuration, circular, or a triangle, and a pentagon. Moreover, in the case where the tungsten film is formed as growth inhibition film of selective growth, it also becomes possible to utilize the back tungsten film of selective growth as a part of takeoff connection of a lateral electrode.

[0023] In the place in which the mask 22 grade of such selective growth was formed, the semiconductor layer 24 is formed with alternative crystal growth. Crystal growth can be performed by the same approach as the approach for formation of the above-mentioned compound semiconductor layer. As the growth approach, various vapor growth can be mentioned, for example, specifically, vapor growth, such as organometallic compound vapor growth (MOCVD (MOVPE) law) and a molecular beam epitaxy method (MBE law), and hydride vapor growth (HVPE law) can be used.

[0024] In the manufacture approach of the light emitting device concerned, as for the crystal face where the semi-conductor layer 24 inclined although the semi-conductor layer 24 was formed of selective growth, it is desirable that it is the desirable field substantially chosen from equivalent fields to {1-101} side, {11-22} sides, or each of these fields, and it is the crystal face which appears by carrying out selective growth on condition that necessary. The growth phase surrounded by the crystal face which these-inclined is made into the shape of a pyramid of a hexagon-head drill configuration, and is the cusp configuration of a cross-section abbreviation trigonum. As this sloping crystal face, an equivalent field can be substantially formed in an equivalent field, {11-22} side, or {11-22} side easily by making the principal plane of a substrate into C+ side, for example at the Sth page or the Sth page. That is, in the case where selective growth is performed, as an inclined plane which inclined to the substrate principal plane, the Sth page and {11-22} side are stable fields seen when

selective growth is carried out on C+ side, and are a field which is comparatively easy to acquire. As C+ side and C-side exist in C side, although S+ side and S-side exist about the Sth page, when not refusing especially in this specification, S+ side is grown up on the C+ side GaN, and this is explained as Sth page. In addition, about the Sth page, S+ side is a stable field. Moreover, the indices of crystal plane of C+ side are (0001).

[0025] When [this] the Sth page is attached and a crystal layer is constituted using a gallium nitride system compound semiconductor, the Bond number from Ga to N increases in the degree of 2 or 3, and C-side on the Sth page. Since C-side cannot be acquired as a matter of fact on C+ side here, the Bond number in the Sth page will become [most]. For example, although the front face of the nitride of a wurtzite mold generally turns into C+ side when a nitride is grown up to be silicon on sapphire which has C+ side in a principal plane. By using selective growth, it will be stabilized, the Sth page can be formed, and it will join together in at least one or more pounds at the Sth page to which the bond with the inclination from which it is easy to be desorbed in respect of being parallel to C+ side of N inclined from Ga to having joined together with one bond. Therefore, it is V/III effectually. A ratio will go up and it is advantageous to the crystalline improvement in a laminated structure. Moreover, if it grows up to be different bearing from a substrate, since the rearrangement extended upwards from the substrate will bend, it becomes advantageous also to reduction of a defect.

[0026] As shown in drawing 6, the laminating of the 1st conductivity-type cladding layer 25, the 1st barrier layer 26, and the 2nd conductivity-type cladding layer 27 is carried out to such a semiconductor layer 24 on an inclined plane. If the facet structure this invention persons grew up to be in the experiment which followed the nitride semi-conductor using cathode luminescence is observed, the crystal of the Sth page which is an inclined plane is good, and it is shown that luminous efficiency is high as compared with C+ side. Especially growth temperature of an InGaN barrier layer is set for example, to 700-800-degreeC. At this temperature, the decomposition effectiveness of ammonia is low and N kind is needed more. Moreover, when the front face was seen by AFM, the field where steps were together suitable for InGaN incorporation was observed. Although the growth front face of Mg dope layer moreover has a still worse surface state in AFM level generally, it turns out that it grows up by the surface state also with this sufficient Mg dope layer with growth of the Sth page, and doping conditions moreover differ considerably. Moreover, it is C+, although it can measure with the resolution of about 0.5 - 1 micrometer if micro photoluminescence mapping is performed. By the usual method of having grown up on the field, the unevenness of 1-micrometer pitch extent existed and the uniform result was obtained about the sample which obtained the Sth page with selective growth. Moreover, the surface smoothness of the slant face seen by SEM is also C+. It changes more smoothly than a field.

[0027] In the 1st conductivity-type cladding layer 25 by which a laminating is carried out on an inclined plane, the 1st barrier layer 26, and the 2nd conductivity-type cladding layer 27, the 1st conductivity type is p mold or an n mold, and the 2nd conductivity type is the opposite conductivity type. For example, in the case where the gallium nitride system compound semiconductor layer of a silicon dope constitutes the crystal layer which constitutes the Sth page, the gallium nitride system compound semiconductor layer of a silicon dope constitutes n mold cladding layer 25, an InGaN layer is formed as a barrier layer 26 on it, further, on it, the gallium nitride system compound semiconductor layer of a magnesium dope can be formed as a p mold cladding layer 27, and double hetero structure can be formed.

[0028] In addition, it is also possible to consider as the structure which is the 1st barrier layer 26 and whose InGaN layer is pinched in an AlGaN layer, for example, or the structure which forms an AlGaN layer only in one side. Moreover, the 1st barrier layer 26 may form quantum well structures, such as single quantum well (SQW) structure, duplex quantum well (DQW) structure, and multiplex quantum well (MQW) structure, although constituting from a single bulk barrier layer is also possible. A barrier layer is used together by quantum well structure if needed for separation of a quantum well. Especially when a barrier layer 26 is used as an InGaN layer, it becomes the structure which a production process top also tends to manufacture, and the luminescence property of a component can be improved. That it is easy to crystallize, moreover, crystallinity also becomes good and, furthermore, this InGaN layer can raise luminous efficiency especially by the growth on the Sth page which is the structures from which a nitrogen atom cannot be desorbed easily. In addition, although a nitride semi-conductor has the property in which a non dope also serves as n mold for the nitrogen

hole made during a crystal, donor impurities, such as Si, germanium, and Se, can usually be used as n mold with desirable carrier concentration with doping in crystal growth. moreover, in order to use a nitride semi-conductor as p mold, it be obtain by dope acceptor impurity, such as Mg, Zn, C, Be, calcium, and Ba, during a crystal, but in order to obtain p layers of high carrier concentration, after the dope of acceptor impurity, it be desirable to perform annealing above 400 degrees C in inert gas ambient atmospheres, such as nitrogen and an argon, the approach activate by electron beam irradiation etc. also have it, and the approach activate by a microwave exposure, optical exposure, etc. also have it.

[0029] An electrode is connected to the 1st conductivity-type cladding layer 25 and the 2nd conductivity-type cladding layer 27 which sandwich the 1st barrier layer 26 directly or indirectly. Although each electrode is formed for every component, it can also communalize either p electrode or n electrode with two or more components. In order to lower contact resistance, a necessary contact layer may be formed and an electrode may be formed on a contact layer after that. Generally, although each electrode puts a multilayer metal membrane by vacuum evaporation etc. and is formed, in order to classify for every component, it can use photolithography and it can carry out micro processing by lift off etc. Each electrode can also be formed in one field of a selection crystal growth layer or a substrate, forms an electrode in both sides, is more high-density and can wire an electrode. Moreover, although micro processing of the electrode driven independently may be carried out, respectively and it may form the same ingredient, it is also possible to use the electrode material of a different ingredient for every field. Moreover, since it connects with the lower semi-conductor layer 21 electrically, the 1st conductivity-type cladding layer 25 may form n lateral electrode in the form connected to this lower semi-conductor layer 21. Since especially the lower semi-conductor layer 21 is used also as a lamination side, it can arrange an electrode in an adhesion side, or gives conductivity to a glue line, and can use it as some n lateral electrodes.

[0030] Moreover, by the semi-conductor light emitting device of this invention, it can also consider as the structure which forms an electrode only in the good part of the crystal structure alternatively especially. For example, when there is a field in which the step of a crystal is not equal to the crystal face, the field top which has not had complete set of of the step can be removed, and an electrode can be formed. Existence of the field which has not had complete set of step of such a crystal can be grasped by the observation which used AFM, a rule of thumb, etc., and can form the electrode of the structure which removed the part on a ridgeline, the field near an edge, etc. as an example.

[0031] Next, as shown in drawing 7, exfoliation of the growth substrate 20 is performed. Although it is also possible to remove the growth substrate 20 by etching, polish, etc., by the case where the growth substrate 20 is made into transparent silicon on sapphire, laser ablation occurs between the growth substrate 20 and the lower semi-conductor layer 21 on it by irradiating the beam of the laser of the ultraviolet-rays region from the rear face of the growth substrate 20, for example, an excimer laser, and an YAG laser. This laser ablation is the technique of irradiating the beam of the range of ultraviolet rays, generating the nitrogen of the GaN(s) which are the ingredients of the lower semi-conductor layer 21 from the light absorption energy of a beam in the interface between the growth substrate 20 and the lower semi-conductor layer 21, and separating the growth substrate 20 and the lower semi-conductor layer 21. In the case where the growth substrate 20 is made into silicon on sapphire, silicon on sapphire can be penetrated, beams, such as an excimer laser, can be irradiated, and the growth substrate 20 and the lower semi-conductor layer 21 can be separated easily. According to separation of the growth substrate 20, a light emitting device serves as structure for every component, as shown in drawing 8, and the base 28 of the lower semi-conductor layer 21 exposes it.

[0032] After separation of the growth substrate 20, as the light emitting device 30 separated separately shows drawing 9, it is stuck on the support substrate 29. For example, an imprint technique can perform this lamination, and, as for each light emitting device 30, the pars basilaris ossis occipitalis of the lower semi-conductor layer 21 is stuck on the front face of the support substrate 29. Then, the oxide film used as formation and the interlayer insulation film of p lateral electrode which consists of a metal thin film is formed, a window part is formed in some oxide films on the lower semi-conductor layer 21, a contact hole is formed, and series connection is performed by connecting using a necessary wiring layer between the components which adjoin the lower semi-conductor layer 21 faced at the pars basilaris ossis occipitalis of the contact hole in p lateral

electrode. That is, the series connection of light emitting diode is formed by repeating connecting with the lower semi-conductor layer 21 of one component electrically p lateral electrode of the component which adjoins this, and performing it.

[0033] Next, the operation gestalt of other lighting systems of this invention is explained, referring to drawing 10 and drawing 11. The lighting system of this operation gestalt is an example in which the cusp-like light emitting diode 41 is arranged in the shape of a matrix, and the resistance section 43 is connected to each light emitting diode 41 at a serial.

[0034] Light emitting diode 41 has the acumination part 48 of the tapering configuration of an abbreviation hexagon-head drill configuration, and the hexagon-head plate-like lower growth phase 49 is formed in the pars basilaris ossis occipitalis. The light emitting diode 41 which has the crystal section of such an abbreviation hexagon-head drill configuration If the compound semiconductor layer of a GaN system can constitute like the above-mentioned light emitting diode 11 and an example of the manufacture approach is given For example, after forming a low-temperature buffer layer and the lower growth phase 49 on the silicon on sapphire which makes a substrate principal plane C side, Growth inhibition film, such as silicon oxide, is formed in the whole surface, and size (several microns thru/or dozens of microns) of opening is formed in the growth inhibition film, and it forms so that the crystal section of an abbreviation hexagon-head drill configuration may be made to project from this opening with the selective growth using the opening. At this time, it grows up as a facet toward which the Sth page ({1-101} side) or {11-22} side inclined, for example as an inclined plane (facet) of the crystal section of an abbreviation hexagon-head drill configuration. A luminescence field can be formed in the inclined plane of the crystal section of an abbreviation hexagon-head drill configuration by forming a barrier layer in this Sth page etc. in the form inserted in the 1st conductivity-type semi-conductor layer and the 2nd conductivity-type semi-conductor layer. A barrier layer is for example, an InGaN layer here, the lower 1st conductivity-type semi-conductor layer is formed from the GaN layer of for example, a silicon dope, and the upper 1st conductivity-type semi-conductor layer is formed from the GaN layer of for example, a magnesium dope. The bottom surface part of the light emitting diode 41 of an abbreviation hexagon-head drill configuration has the configuration of an approximate regular hexagon with this operation gestalt, although considering as the shape of a rectangle is also possible. In addition, although it considers as the structure where light emitting diode 41 is stuck on the support substrate 44 where the lower growth phase 49 is formed, with this operation gestalt, this operation gestalt may have the structure stuck on a support substrate in the condition that there is no lower growth phase 49.

[0035] As shown in drawing 10 R> 0, the spiral-like resistance section 43 is connected to such light emitting diode 41. The spiral-like resistance section 43 is high resistance wiring extended by turning around light emitting diode 41, for example, is formed of the layer which introduced a metal thin film, the polycrystal semi-conductor layer of low high impurity concentration, carbon black, etc. The spiral-like resistance section 43 functions as resistance from the configuration, and connects the end by the side of the core of the spiral-like resistance section 43 to the lower growth phase 49 by the side of the pars basilaris ossis occipitalis of light emitting diode 41. Although the perimeter of light emitting diode 41 is gone around about a little more than 2 rounds and it connects with a grounding conductor 42 with this operation gestalt, the thing of illustration may not pass over a configuration, a pattern, etc. of the resistance section 43 to an example, but other patterns etc. may be used for the resistance section 43. Moreover, in this operation gestalt, a grounding conductor may be communalized in the adjoining train. In addition, the resistance section can also be formed in the p side of light emitting diode although the side which forms the resistance section is made into the n side with this operation gestalt.

[0036] The p lateral electrode 45 of light emitting diode 41 is formed in the acumination part of light emitting diode 41, respectively, as shown in drawing 11, p lateral electrodes 45 each contact the common electrode 46 formed in the base side of the opposite substrate 47 in the top-most-vertices section, and the flow is achieved.

[0037] Drawing 12 is the circuitry Fig. of the lighting system of this operation gestalt. It is constituted by the constant current source 50 so that the group of light emitting diode 41 and the resistance section 43 may connect with juxtaposition. A problem on which series connection of the resistance will be carried out to light emitting diode 41, a circuit will consist of this circuitry, for example, the current which flowed that light emitting diode 41 that got worse even if it was a case so that one

light emitting diode 41 may become poor and may short-circuit will flow, concentrates the resistance section 43 certainly on one of the light emitting diodes by which parallel connection was carried out, and a current flows is prevented beforehand. Moreover, since resistance goes into each light emitting diode at a serial even when the forward voltage V_f of light emitting diode 41 varies, a problem on which it concentrates on a component with low forward voltage, and a current flows will also be controlled.

[0038] Drawing 13 is the typical side elevation showing an example of the lighting system of further others. The maximum dense array of the light emitting diode 61 is carried out at the front-face side of the support substrate 62 of light transmission nature, and while the fluorescent substance layer 63 is formed in the base side of the support substrate 62, a protective coat 64 is formed so that the fluorescent substance layer 63 may be covered. Light emitting diode 61 is the cusp-like like the above-mentioned light emitting diodes 11 and 41. In this lighting system, the brightness per unit area can be made the highest, securing good wiring from the maximum dense array of two or more light emitting diodes 61 being carried out at the front-face side. The light injected from light emitting diode 61 penetrates the support substrate 62 of light transmission nature, and reaches the fluorescent substance layer 63. In this fluorescent substance layer 63, it is excited by the light from light emitting diode 61; and light is again emitted from the fluorescent substance layer 63. The light emitted from the fluorescent substance layer 63 at this time can take out the light of the wavelength of arbitration, without being caught by coloring of light emitting diode because it is changed and outputted and predetermined chooses the wavelength of the light which light emitting diode 61 emits as a fluorescent substance priest 63.

[0039] The fluorescence layer which uses the light emitting diode of blue luminescence as a light emitting device, is excited by blue glow as an optical-pumping fluorescent substance layer as an example of the lighting system using such a fluorescent substance layer, and enables yellow luminescence can be formed. Moreover, the fluorescence layer which can also use the light emitting diode of purple luminescence, is excited with purple light as said optical-pumping fluorescent substance layer as a light emitting device, and enables white luminescence can be formed. White luminescence can be made by mixing red and a blue and green fluorescent substance, and constituting, mixing the fluorescent substance of blue and yellow, or mixing the fluorescent substance of red and a cyanogen color.

[0040] Drawing 14 is the mimetic diagram of projection equipment. the projection equipment of this operation gestalt — the light emitting diode of the shape of cusp like the above-mentioned — two or more — ** — it consists of a lighting system 71 made to arrange densely and a liquid crystal display 72 of the transparency mold arranged in the optical ejection side. A lighting system 71 can secure good wiring from each light emitting diode being the cusp-like, and can make the brightness per unit area the highest. A liquid crystal display 72 is the transparency mold image display section arranged in the optical projection way of a lighting system, and controls the light which penetrates by performing the display which received the necessary picture signal and reflected this picture signal. According to this projection equipment, the high projection image of brightness can be displayed using the directive height of light emitting diode. Moreover, since the angle of beam spread is narrow, the louver etc. is unnecessary, and since a field emits light, it excels also in portability. Moreover, since a color separation die clo MIKKU filter is also unnecessary, the further miniaturization is also realizable.

[0041] In addition, in an above-mentioned operation gestalt, although light emitting diode was mainly explained as a light emitting device, a light emitting device may be semiconductor laser. Moreover, although the thing of a 6 pyramid configuration was mainly illustrated about the configuration of light emitting diode in the above-mentioned operation gestalt, other configurations, for example, a cross section, may be configurations of the shape of a trigonum or a stripe of trapezoidal shape, and it is also possible to put the light emitting diode of these complex patterns in order. Moreover, although size of the light emitting diode arranged is made into abbreviation identitas with this operation gestalt, it is also possible to be able to combine the light emitting device of different size, height, and a configuration, and to constitute a lighting system combining light emitting diode and semiconductor laser on the same support substrate.

[0042]

[Effect of the Invention] As mentioned above, according to the lighting system of this invention, by

carrying out the maximum dense array of the luminescence side which is the light-emitting part arranged in the shape of a field, the brightness per unit area can be made the highest and the connection to the electrode of the both sides by the side of n and p can be prepared in the side in which it exists for an acumination part [a component] by moreover using a cusp-like light emitting device. the side attachment wall over luminescence sides, such as a rectangular parallelepiped and tabular, — a luminescence side — receiving — abbreviation — when using a cusp-like light emitting device compared with the component structure which becomes perpendicular, wiring while using the tooth space as for which the perimeter for an acumination part was vacant is attained, and sufficient connection can be aimed at even if it carries out the maximum dense array.

[0043] Moreover, with the projection equipment of this invention, since light emitting diode is used, the high projection image of brightness can be displayed. Moreover, compared with what makes a lamp etc. the light source, it excels in portability. Since the angle of beam spread is still narrower, a louver is unnecessary and a color separation die clo MIKKU filter etc. has it. [still more unnecessary] For this reason, the further miniaturization can be attained.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the top view of the important section of 1 operation gestalt of the lighting system of this invention.

[Drawing 2] It is the sectional side elevation of the important section of 1 operation gestalt of the lighting system of this invention.

[Drawing 3] It is the circuit diagram of 1 operation gestalt of the lighting system of this invention.

[Drawing 4] It is a process sectional view for explaining the manufacture approach of the light emitting diode used for 1 operation gestalt of the lighting system of this invention in order of a process, and is a process sectional view to the process in which the lower growth phase was formed.

[Drawing 5] It is a process sectional view for explaining the manufacture approach of the light emitting diode used for 1 operation gestalt of the lighting system of this invention in order of a process, and is a process sectional view to a selective growth process.

[Drawing 6] It is a process sectional view for explaining the manufacture approach of the light emitting diode used for 1 operation gestalt of the lighting system of this invention in order of a process, and is a process sectional view to a clad stratification process.

[Drawing 7] It is a process sectional view for explaining the manufacture approach of the light emitting diode used for 1 operation gestalt of the lighting system of this invention in order of a process, and is a process sectional view to a laser ablation process.

[Drawing 8] It is drawing showing the structure of the light emitting diode obtained by the laser ablation of drawing 7 , and (a) is the sectional view of light emitting diode, and (b) is the top view of light emitting diode.

[Drawing 9] It is a process sectional view for explaining the manufacture approach of 1 operation gestalt of the lighting system of this invention, and they are lamination and a process sectional view at the time about light emitting diode.

[Drawing 10] It is the top view of the important section of other 1 operation gestalten of the lighting

system of this invention.

[Drawing 11] It is the sectional side elevation of the important section of other 1 operation gestalten of the lighting system of this invention.

[Drawing 12] It is the circuit diagram of other 1 operation gestalten of the lighting system of this invention.

[Drawing 13] It is the sectional side elevation of the important section of 1 operation gestalt of further others of the lighting system of this invention.

[Drawing 14] It is the mimetic diagram of 1 operation gestalt of the projection equipment of this invention.

[Description of Notations]

11 Light Emitting Diode
 12 Acumination Part
 13 P Lateral Electrode
 14 Lower Growth Phase
 15 Insulator Layer
 16 Window Part
 17 Wiring Layer
 20 Growth Substrate
 21 Lower Growth Phase
 22 Selection Mask
 23 Opening
 24 Semi-conductor Layer
 25 Cladding Layer
 26 Barrier Layer
 27 Cladding Layer
 29 Support Substrate
 30 Light Emitting Diode
 41 Light Emitting Diode
 43 Resistance Section
 44 Support Substrate
 45 P Lateral Electrode
 46 Common Electrode
 47 Opposite Substrate
 50 Constant Current Source
 61 Light Emitting Diode
 62 Support Substrate
 63 Fluorescent Substance Layer
 64 Protective Coat
 71 Lighting System
 72 Liquid Crystal Display

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

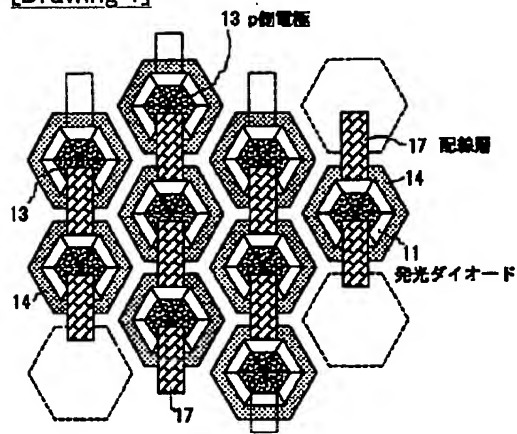
2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

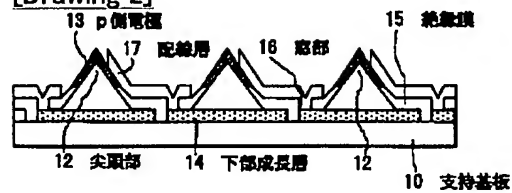
DRAWINGS

13/16 (PrintDate:2005/12/14)

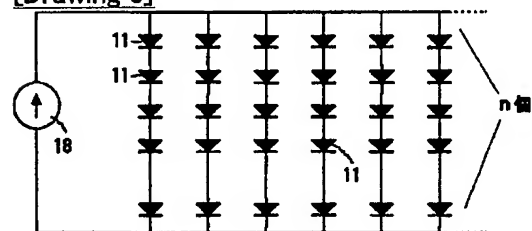
[Drawing 1]



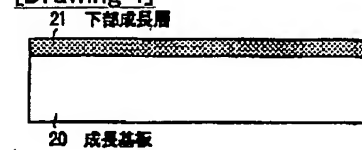
[Drawing 2]



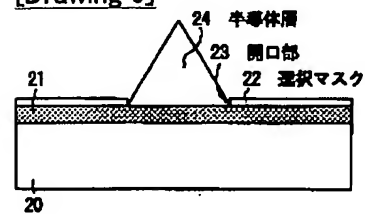
[Drawing 3]



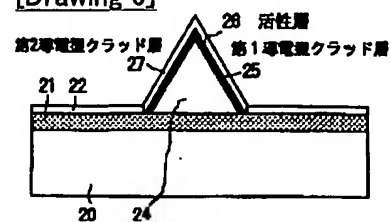
[Drawing 4]



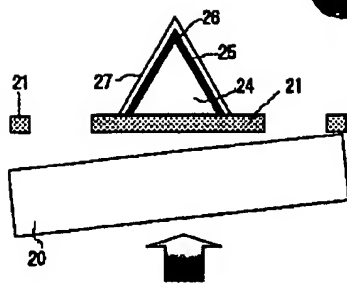
[Drawing 5]



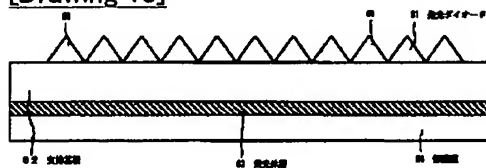
[Drawing 6]



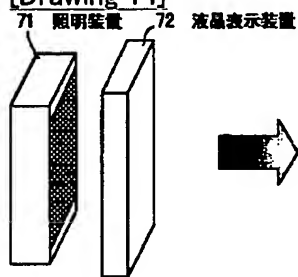
[Drawing 7]



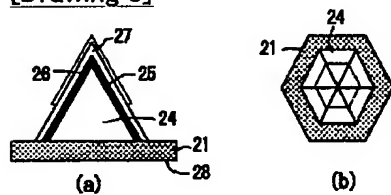
[Drawing 13]



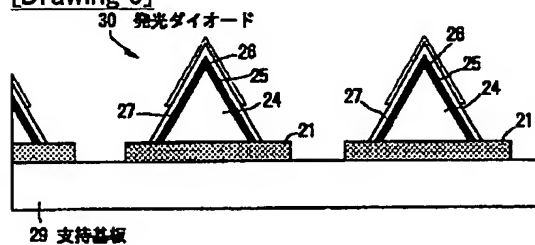
[Drawing 14]



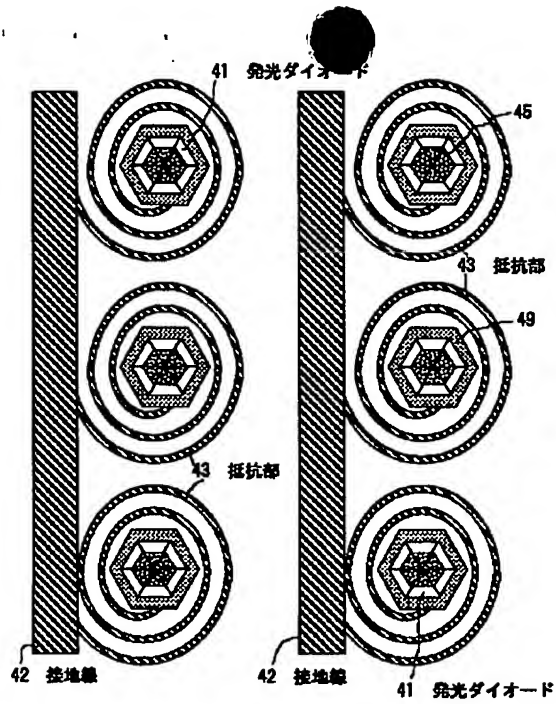
[Drawing 8]



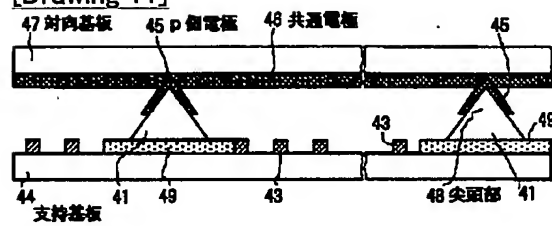
[Drawing 9]



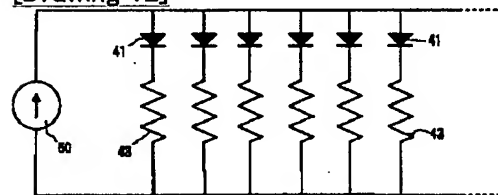
[Drawing 10]



[Drawing 11]



[Drawing 12]



<EMI ID=000014 HE=026 WI=067 LX=0240 LY=1980>

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-68109

(P2003-68109A)

(43) 公開日 平成15年3月7日 (2003.3.7)

(51) Int.Cl. ⁷	識別記号	F I	テームコード* (参考)
F 2 1 S 8/04		F 2 1 V 9/08	Z 2 H 0 9 1
2/00		G 0 2 F 1/13357	5 F 0 4 1
F 2 1 V 9/08		G 0 9 F 9/00	3 3 6 G 5 G 4 3 5
G 0 2 F 1/13357		H 0 1 L 33/00	C
G 0 9 F 9/00	3 3 6		E

審査請求 未請求 請求項の数15 O L (全 11 頁) 最終頁に続く

(21) 出願番号 特願2001-252401(P2001-252401)

(22) 出願日 平成13年8月23日 (2001.8.23)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 名取 武久

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 森 芳文

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 100110434

弁理士 佐藤 勝

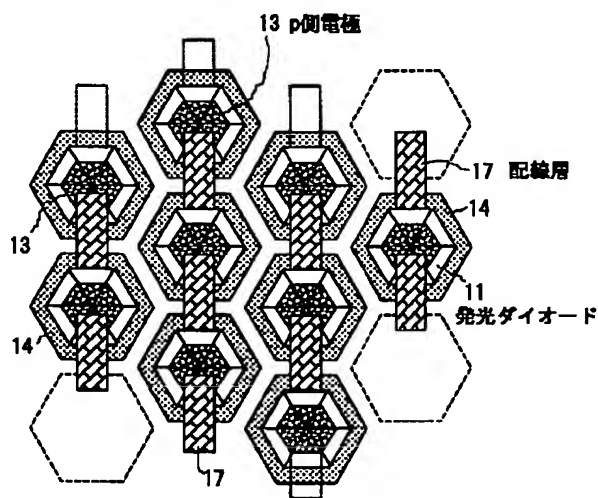
最終頁に続く

(54) 【発明の名称】 照明装置及び投影装置

(57) 【要約】

【課題】 高密度に発光ダイオードなどの発光素子を配置できる構造の照明装置の提供を目的とする。

【解決手段】 照明装置の構造として、複数の尖頭状の発光素子を最密に配列させて発光面を形成させる。面状に配列される発光部である発光面を最密配列させることで、単位面積当たりの輝度を最も高くすることができ、しかも尖頭状の発光素子を用いることで尖頭部分の周囲の空いたスペースを利用しながらの配線が可能となり、最密に配列させても十分な接続を図ることができる。



【特許請求の範囲】

【請求項1】 複数の尖頭状の発光素子を最密配列させて発光面を形成してなることを特徴とする照明装置。

【請求項2】 前記尖頭状の発光素子は、所定の数だけ直列に接続された構成が並列接続されることを特徴とする請求項1記載の照明装置。

【請求項3】 前記所定数は定格電圧を当該発光素子の順方向電圧で割った値に対応した数であることを特徴とする請求項2記載の照明装置。

【請求項4】 前記尖頭状の発光素子は支持基板上に配列されることを特徴とする請求項1記載の照明装置。

【請求項5】 前記尖頭状の発光素子は、素子の尖頭部と素子の底面部がそれぞれ電極部とされ、直列接続される列の発光素子間では隣接する素子のうち一方の素子の尖頭部と他方の素子の底面部が配線層によって接続されることを特徴とする請求項1記載の照明装置。

【請求項6】 前記尖頭状の発光素子は傾斜した面に第1の導電層、活性層、及び第2の導電層を積層させた構造を有することを特徴とする請求項1記載の照明装置。

【請求項7】 複数の尖頭状の発光素子を配列させて発光面を形成し、前記発光素子にはそれぞれ直列に抵抗部が形成されることを特徴とする照明装置。

【請求項8】 前記抵抗部は高抵抗配線層を巻線状に形成したものであることを特徴とする請求項7記載の照明装置。

【請求項9】 前記高抵抗配線層は前記発光素子の支持基板側に形成されることを特徴とする請求項7記載の照明装置。

【請求項10】 複数の尖頭状の発光素子を最密に配列させると共に、その光取り出し面側に光励起蛍光体層を形成してなることを特徴とする照明装置。

【請求項11】 前記発光素子の発光波長と前記光励起蛍光体層の発光波長は異なる波長であることを特徴とする請求項10記載の照明装置。

【請求項12】 前記発光素子は青色発光の発光ダイオードであり、前記光励起蛍光体層は青色光で励起され黄色発光を可能とすることを特徴とする請求項10記載の照明装置。

【請求項13】 前記発光素子は紫色発光の発光ダイオードであり、前記光励起蛍光体層は紫色光で励起され白色発光を可能とすることを特徴とする請求項10記載の照明装置。

【請求項14】 複数の尖頭状の発光素子が製法上決められる最小マージン距離だけ離間されて配列され、前記複数の尖頭状の発光素子により前記発光面を形成されることを特徴とする照明装置。

【請求項15】 複数の尖頭状の発光素子を最密配列させて発光面を形成してなる照明装置と、前記照明装置の光投影路に配設される透過型画像表示部を有することを特徴とする投影装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体発光素子などの発光素子を複数個密に配列させて該発光素子からの光を照明に用いる照明装置に関する。

【0002】

【従来の技術】発光ダイオードなどの半導体発光素子をアレイ状に配列させるアレイ構造が、従来より各種の装置に用いられている。このような半導体発光素子のアレイ構造は、例えば複写機の除電用光源（例えば、特開平4-137675号公報参照。）として用いられ、文字等の認識を行うためのイメージセンサーのLEDユニット（例えば、特開平4-344992号公報参照。）として用いられることがある。

【0003】これら半導体発光素子のアレイ構造は、各種の複写機や読み取り装置内での発光手段として用いられているが、さらに直接人間の目に届くような光を発生させ、照明装置としての利用を図ることも検討されており、そのような例としては、特開平9-297549号公報に開示されるようなフレキシブル線状発光体の如き例や、その他のイルミネーション材などが広く利用されるようになって来ている。

【0004】

【発明が解決しようとする課題】発光ダイオードの如き半導体発光素子を複数個アレイ状に配列させて照明装置を構成する場合、発光ダイオードをベアチップのまま並べることで比較的密度を高くしながら、輝度の高い照明装置を得ることが可能である。

【0005】しかしながら、複数の面発光型の発光ダイオードを並べて照明装置を構成する場合であっても、例えば発光ダイオードの構造が平面状に積層するブレナー構造の半導体層に活性層を形成したものである場合には、活性層を挟んで上側と下側に電極が分けられて設けられることになり、複数の発光ダイオードを直列に接続させて発光させるためには、上側と下側の電極を接続するワイヤや配線が必要とされ、隣接するベアチップの間の隙間でワイヤや配線が通過することから、高密度にベアチップを配設することが困難となる。

【0006】また、発光ダイオードの如き半導体発光素子を複数個アレイ状に配列させて照明装置を構成する場合、発光ダイオードを駆動するための駆動電流用として定電流源を用いることがしばしば行われている。これは一般的に発光ダイオードは、その製造上のばらつきから個々の発光ダイオードについての順方向電圧 V_f にばらつきが生じ易く、このため個々の発光ダイオードのばらつきを抑制させるために、定電流源で駆動するように構成されている。

【0007】ところが、多数の発光ダイオードを並列に接続させた場合では、順方向電圧 V_f の低い発光ダイオードに多くの電流が流れてしまい、その電流の集中した

素子の寿命が短くなってしまいう問題が発生したり、発光輝度のばらつきが発生するという問題が生ずる。照明装置は、全体としての輝度も重要であるが、発光面内での輝度のばらつきを抑えることも必要であり、理想的な照明を得ることが容易ではない。

【0008】また、多数の発光ダイオードを直列に接続すると、発光ダイオードの順方向電圧 V_f のばらつきを吸収することが可能となるが、その一方でもし直列接続される複数の発光ダイオードのうちの1つでも断線がある場合に、全体が発光しなくなり、照明装置としては利用できなくなってしまう。また、発光ダイオードを直列接続して照明装置を構成する場合、その駆動の電圧も高くなってしまい、電源装置の負担が増加するという問題も発生する。

【0009】そこで、本発明は、上述の技術的な課題に鑑み、高密度に発光素子を配置できる構造の照明装置、投影装置の提供を目的とする。また、本発明は長寿命で均一で安定した発光を行う照明装置、投影装置の提供を他の目的とする。

【0010】

【課題を解決するための手段】上述の技術的な課題を解決するため、本発明の照明装置は、複数の尖頭状の発光素子を最密配列させて発光面を形成してなることを特徴とする。面状に配列される発光部である発光面を最密配列させることで、単位面積当たりの輝度を最も高くすることができ、しかも尖頭状の発光素子を用いることで、素子の尖頭部分の存在する側に、 n 側と p 側の双方の電極に対する接続部を設けることができる。直方体や板状などの発光面に対する側壁が発光面に対して略垂直となる素子構造に比べて、尖頭状の発光素子を用いる場合、尖頭部分の周囲の空いたスペースを利用しながらの配線が可能となり、最密配列させても十分な接続を図ることができる。

【0011】本発明の他の照明装置は、複数の尖頭状の発光素子を配列させて発光面を形成し、前記発光素子にはそれぞれ直列に抵抗部が形成されることを特徴とする。このような照明装置によれば、良好な配線を確保しながら輝度を高くすることができ、且つ、各発光素子に抵抗部が直列に形成されることから、各発光素子の順方向電圧 V_f にばらつきがある場合でも、順方向電圧 V_f の低い発光素子に集中して電流が流れるような問題が緩和され、素子の長寿命化や輝度のばらつきの抑制も可能である。

【0012】本発明のさらに他の照明装置は、複数の尖頭状の発光素子を最密に配列させると共に、その光取り出し面側に光励起蛍光体層を形成してなることを特徴とする。このような照明装置によれば、良好な配線を確保しながら単位面積当たりの輝度を最も高くすることができ、且つ、光取り出し面側に光励起蛍光体層を配設することにより、発光素子が放出する光の波長を変換して出

力させることができる。

【0013】また、本発明の投影装置は、複数の尖頭状の発光素子を最密配列させて発光面を形成してなる照明装置と、前記照明装置の光投影路に配設される透過型画像表示部を有することを特徴とする。この投影装置によれば、良好な配線を確保しながら単位面積当たりの輝度を最も高くすることができ、且つ、発光素子の指向性の高さを利用して輝度の高い投影画像を表示させることができる。

【0014】

【発明の実施の形態】以下、図面を参照しながら、本実施形態の照明装置について説明する。図1は本実施形態の照明装置の一部を拡大して示す平面図であり、図2は図1の照明装置の部分断面図である。本実施形態の照明装置では、透明なガラス基板や合成樹脂基板の如き支持基板10上に貼り合わされる形で複数の発光ダイオード11が最密となるように配列されている。1つの発光ダイオード11は略六角錐形状の結晶部からなり、略六角錐形状の部分は先細りの尖頭部12を有している。このような略六角錐形状の結晶部を有する発光ダイオード11は、 GaN 系の化合物半導体層によって構成することができ、その製造方法の一例を挙げれば、例えば基板主面を C 面とするサファイア基板上に低温バッファ層と GaN 下部成長層を形成した後、全面にシリコン酸化膜などの成長阻害膜を形成し、その成長阻害膜に数ミクロン乃至数十ミクロンのサイズの開口部を形成し、その開口部を用いた選択成長によって略六角錐形状の結晶部を該開口部から突出させるように形成する。この時、略六角錐形状の結晶部の傾斜面（ファセット）としては、たとえば S 面（ $\{1-101\}$ 面）若しくは $\{11-22\}$ 面が傾斜したファセットとして成長する。この S 面等に活性層を第1導電型半導体層と第2導電型半導体層で挟む形で形成することで発光領域を略六角錐形状の結晶部の傾斜面に形成できる。ここで活性層は例えば $InGa$ N 層であり、下側の第1導電型半導体層は例えばシリコンドープの GaN 層から形成され、上側の第1導電型半導体層は例えばマグネシウムドープの GaN 層から形成される。

【0015】略六角錐形状の発光ダイオード11の底面は、矩形状とすることも可能であるが、本実施形態では略正六角形の形状を有している。このため発光ダイオード11を隣接する列が半ピッチずれた構成のハニカム状に配列することで、最密な素子の配列が可能であり、この最密な素子配列から単位面積当たりの輝度を最も高くすることができる。各発光素子が最密となるように配列させる方法の一例としては、各素子が製法上決められる最小マージン距離だけ離間されて配列される。この場合の最小マージン距離とは、転写工程における位置合わせの精度や、フォトリソグラフィ工程におけるマスク合わせのマージンなどによって決められる距離であり、一

般的にはプロセス技術の向上によって短くなる傾向がある。なお、本明細書では、最密配列や最小マージンについては、製法上最も短いマージンとしての距離とすることが望ましいが、理想的な最短値には限定されず、ある程度の変動の幅をもった概念であり、実質的に最小マージン距離に近い距離をも概念として含むものである。

【0016】略六角錐形状の発光ダイオード11には、n側電極とp側電極13が形成される。p側電極13はマグネシウムドープのGa_{0.9}N層上にNi/Pt/AuまたはNi(Pd)/Pt/Auなどの金属材料を蒸着して形成される。n側電極はシリコンドープのGa_{0.9}N層に接続する下部成長層14がn側電極取り出し領域として機能する。下部成長層14は選択成長時の結晶種として用いられる半導体層であり、尖頭部12の底面よりも広い領域に形成されていることから、その尖頭部12の底面よりも広がった部分を利用して電気的な接続を図ることができる。すなわち、下部成長層14では、その表面を覆う絶縁膜15の一部が除去されてコンタクト用の窓部16が形成される。窓部16を介して直列接続するように配線層17が形成されている。配線層17は窓部16を介してn側電極取り出し領域である下部成長層14と隣接する発光ダイオード11のp側電極13を接続する。この配線層17が延在される側は、尖頭部12が先細りとなっている側であり、その分だけ尖頭部12の周囲に配線層17を引き回すだけの空間があることから、発光ダイオード11を最密に配列させた場合でも十分な直列接続を図ることができる。なお、選択成長の成長阻害膜としてタングステン膜を形成した場合は、選択成長の後タングステン膜をn側電極の取り出し部の一部として活用することも可能である。

【0017】図3は本実施形態の照明装置の回路構成図である。駆動用の定電流源18から直列接続される複数の発光ダイオード11の列が並列接続されて構成されている。発光ダイオード11は所定の数(図中、n個)だけ直列に接続された構成が並列接続され、その所定の数nは定格電圧を当該発光ダイオード11の順方向電圧V_fで割った値に対応した数とされる。すなわち、当該照明装置に対する供給電圧が100V(ボルト)で順方向電圧V_fが3.4Vの場合は、約30個直列接続したものを並列接続するようにし、供給電圧が200V(ボルト)で順方向電圧V_fが3.4Vの場合は、約60個直列接続したものを並列接続するようにすれば良い。

【0018】このように複数の発光ダイオード11を直列接続することで、個々の発光ダイオード11の順方向電圧V_fが多少ばらついた場合であっても、直列接続されるn個を流れる電流値が平均化されることになる。したがって、低い順方向電圧V_fを有する発光ダイオード11に集中して電流が流れその結果として寿命が短くなったり輝度のずれが発生するといった問題が未然に防止されることになる。また、複数の発光ダイオード11は

全部が直列接続されるのではなく、所定個数ごとに並列接続されている。このため仮に1つの発光ダイオード11が不良となり電流を流せない状態となった場合でも、他の並列接続される列の発光ダイオードが発光するため、全体として照明機能が失われてしまうということはない。また、直列接続される発光ダイオード11の個数nを、定格電圧を当該発光ダイオード11の順方向電圧V_fで割った値に対応した数とすることで、定格電圧に対して駆動できる最適数の発光ダイオード11が駆動されることになり、効率の良い照明が実現される。

【0019】ここで、尖頭部を有する発光素子の製法について図4乃至図7を参照しながら説明すると、発光素子の製造の際に用いられる成長基板20としては、ウルツ鉱型の化合物半導体層を形成し得るものであれば特に限定されず、種々のものを使用できる。例示すると、基板として用いることができるのは、サファイア(Al₂O₃、A面、R面、C面を含む。)、SiC(6H、4H、3Cを含む。)、Ga_{0.9}N、Si、ZnS、ZnO、AlN、LiMgO、LiGaO₂、GaAs、MgAl₂O₄、InAlGa_{0.9}Nなどからなる基板などであり、好ましくはこれらの材料からなる六方晶系基板または立方晶系基板であり、より好ましくは六方晶系基板である。例えば、サファイア基板を用いる場合は、窒化ガリウム(GaN)系化合物半導体の材料を成長させる場合に多く利用されているC面を主面としたサファイア基板を用いることができる。この場合の基板主面としてのC面は、5乃至6度の範囲で傾いた面方位を含むものである。半導体装置の製造に広く使用されているシリコン基板などを利用することも可能である。

【0020】選択成長をさせるための成長基板20上には、選択時に良好な結晶性を得るためにバッファ層などを形成しても良い。また、図4に示すように成長基板20上には選択成長の下部成長層21が形成される。下部成長層21としては、化合物半導体層を選択することができ、後の工程でファセット構造を形成することからウルツ鉱型の化合物半導体を選ぶことが好ましい。さらに化合物半導体層としてはウルツ鉱型の結晶構造を有する窒化物半導体、BeMgZnCdS系化合物半導体、およびBeMgZnCdO系化合物半導体などが好ましい。窒化物半導体からなる結晶層としては、例えばIII族系化合物半導体を用いることができ、更には窒化ガリウム(GaN)系化合物半導体、窒化アルミニウム(AlN)系化合物半導体、窒化インジウム(InN)系化合物半導体、窒化インジウムガリウム(InGa_{0.9}N)系化合物半導体、窒化アルミニウムガリウム(AlGa_{0.9}N)系化合物半導体を好ましくは形成することができ、特に窒化ガリウム系化合物半導体が好ましい。一例としては、サファイア基板上にアンドープのGa_{0.9}N層を形成し、その後でSiドープのGa_{0.9}N層を形成しても良い。なお、本発明において、InGa_{0.9}N、AlGa_{0.9}N、

GaNなどは必ずしも、3元混晶のみ、2元混晶のみの窒化物半導体を指すのではなく、例えばInGaNでは、InGaNの作用を変化させない範囲での微量のAl、その他の不純物を含んでも本発明の範囲であることはいうまでもない。また、S面に実質的に等価な面とは、S面に対して5乃至6度の範囲で傾いた面方位を含むものである。ここで本明細書中、窒化物とはB、Al、Ga、In、TaをIII族とし、V族にNを含む化合物を指し、全体の1%以内若しくは $1 \times 10^{20} \text{ cm}^{-3}$ 以下の不純物の混入を含む場合もある。

【0021】この下部成長層21の成長方法としては、種々の気相成長法を挙げることができ、例えば有機金属化合物気相成長法(MOCVD(MOVPE)法)や分子線エビタキシー法(MBE法)などの気相成長法や、ハイドライド気相成長法(HVPE法)を用いることができる。その中でもMOVPE法によると、迅速に結晶性の良いものが得られる。MOVPE法では、GaソースとしてTMG(トリメチルガリウム)、TEG(トリエチルガリウム)、AlソースとしてはTMA(トリメチルアルミニウム)、TEA(トリエチルアルミニウム)、InソースとしてはTMI(トリメチルインジウム)、TEI(トリエチルインジウム)などのアルキル金属化合物が多く使用され、窒素源としてはアンモニア、ヒドラジンなどのガスが使用される。また、不純物ソースとしてはSiであればシランガス、Geであればゲルマンガス、MgであればCp2Mg(シクロペンタジエニルマグネシウム)、ZnであればDEZ(ジエチルジンク)などのガスが使用される。MOVPE法では、これらのガスを例えば600°C以上に加熱された基板の表面に供給して、ガスを分解することにより、InAlGaN系化合物半導体をエビタキシャル成長させることができる。

【0022】結晶成長の下部成長層21の表面には六角形に開口した開口部23を有する選択マスク22が形成され、図5に示すように、その六角形状に開口した開口部23からの選択成長によって半導体層24が形成される。選択マスク22は基体主面上に直接若しくは基体上に形成されたバッファ層その他の層上に形成される成長阻害膜であり、例えば酸化シリコン膜や窒化シリコン膜などの絶縁膜からなるマスク材料が使用される。このマスクの形状は、一例として六角形状とされるが、帯状、円形状、円弧状、或いは三角形状、五角形状などの多角形状であっても良い。また、選択成長の成長阻害膜としてタングステン膜を形成した場合は、選択成長の後タングステン膜をn側電極の取り出し部の一部として活用することも可能となる。

【0023】このような選択成長のマスク22等を形成したところで、選択的な結晶成長によって半導体層24を形成する。結晶成長は、前述の化合物半導体層の形成のための方法と同じ方法で行うことができる。具体的に

は、成長方法としては、種々の気相成長法を挙げることができ、例えば有機金属化合物気相成長法(MOCVD(MOVPE)法)や分子線エビタキシー法(MBE法)などの気相成長法や、ハイドライド気相成長法(HVPE法)を用いることができる。

【0024】当該発光素子の製造方法においては、選択成長によって半導体層24が形成されるが、その半導体層24の傾斜した結晶面は、好ましくは{1-101}面若しくは{11-22}面またはこれらの各面に実質的に等価な面の中から選ばれる面であることが望ましく、所要の条件で選択成長することで現れる結晶面である。これら傾斜した結晶面に囲まれる成長層は六角錐形状のピラミッド状とされ、断面略三角の尖頭形状である。この傾斜した結晶面としては、例えば基板の主面をC+面とすることで、S面またはS面に実質的に等価な面、若しくは{11-22}面または{11-22}面に実質的に等価な面を容易に形成することができる。すなわち、選択成長を行った場合では、基板主面に対して傾斜した傾斜面としてS面及び{11-22}面は、C+面の上に選択成長した際に見られる安定面であり、比較的得やすい面である。C面にC+面とC-面が存在するのと同様に、S面についてはS+面とS-面が存在するが、本明細書においては、特に断らない場合は、C+面GaN上にS+面を成長しており、これをS面として説明している。なお、S面についてはS+面が安定面である。またC+面の面指数は(0001)である。

【0025】このS面については、窒化ガリウム系化合物半導体を用いて結晶層を構成した場合には、S面上、GaからNへのボンド数が2または3とC-面の次に多くなる。ここでC-面はC+面の上には事実上得ることができないので、S面でのボンド数は最も多いものとなる。例えば、C+面を主面に有するサファイア基板に窒化物を成長した場合、一般にウルツ鉱型の窒化物の表面はC+面になるが、選択成長を利用することでS面を安定して形成することができ、C+面に平行な面では脱離しやすい傾向をもつNのボンドがGaから一本のボンドで結合しているのに対し、傾いたS面では少なくとも一本以上のボンドで結合することになる。従って、実効的にV/III比が上昇することになり、積層構造の結晶性の向上に有利である。また、基板と異なる方位に成長すると基板から上に伸びた転位が曲がることもあり、欠陥の低減にも有利となる。

【0026】このような半導体層24には、図6に示すように、傾斜面上に第1導電型クラッド層25、第1の活性層26、および第2導電型クラッド層27が積層される。本発明者らが窒化物半導体について行った実験において、カソードルミネッセンスを用い、成長したファセット構造を観測してみると、傾斜面であるS面の結晶は良質でありC+面に比較して発光効率が高くなっていることが示されている。特にInGaN活性層の成長温

度は例えば700~800°Cとする。この温度ではアンモニアの分解効率が低く、よりN種が必要とされる。またAFMで表面を見たところステップが揃ってInGa_{0.5}N取り込みに適した面が観測された。さらにその上、Mgドープ層の成長表面は一般にAFMレベルでの表面状態が悪いが、S面の成長によりこのMgドープ層も良い表面状態で成長し、しかもドーピング条件がかなり異なることがわかっている。また、顕微フォトルミネッセンスマッピングを行うと、0.5-1μm程度の分解能で測定することができるが、C+面の上に成長した通常の方法では、1μmピッチ程度のむらが存在し、選択成長でS面を得た試料については均一な結果が得られた。また、SEMで見た斜面の平坦性もC+面より滑らかに成っている。

【0027】傾斜面上に積層される第1導電型クラッド層25、第1の活性層26、および第2導電型クラッド層27において、第1導電型はp型又はn型であり、第2導電型はその反対の導電型である。例えばS面を構成する結晶層をシリコンドープの窒化ガリウム系化合物半導体層によって構成した場合では、n型クラッド層25をシリコンドープの窒化ガリウム系化合物半導体層によって構成し、その上にInGa_{0.5}N層を活性層26として形成し、さらにその上にp型クラッド層27としてマグネシウムドープの窒化ガリウム系化合物半導体層を形成してダブルヘテロ構造を形成することができる。

【0028】なお、第1の活性層26である例えばInGa_{0.5}N層をAlGa_{0.5}N層で挟む構造や片側だけにAlGa_{0.5}N層を形成する構造とすることも可能である。また、第1の活性層26は単一のバルク活性層で構成することも可能であるが、単一量子井戸(SQW)構造、二重量子井戸(DQW)構造、多重量子井戸(MQW)構造などの量子井戸構造を形成したものであっても良い。量子井戸構造には必要に応じて量子井戸の分離のために障壁層が併用される。活性層26をInGa_{0.5}N層とした場合には、特に製造工程上も製造し易い構造となり、素子の発光特性を良くすることができる。さらにこのInGa_{0.5}N層は、窒素原子の脱離しにくい構造であるS面の上での成長では特に結晶化しやすくしかも結晶性も良くなり、発光効率を上げることが出来る。なお、窒化物半導体はノンドープでも結晶中にできる窒素空孔のためにn型となる性質があるが、通常Si、Ge、Seなどのドナー不純物を結晶成長中にドープすることで、キャリア濃度の好ましいn型とすることができる。また、窒化物半導体をp型とするには、結晶中にMg、Zn、C、Be、Ca、Baなどのアクセプター不純物をドープすることによって得られるが、高キャリア濃度のp層を得るためには、アクセプター不純物のドープ後、窒素、アルゴンなどの不活性ガス雰囲気中で400°C以上でアニーリングを行うことが好ましく、電子線照射などにより活性化する方法もあり、マイクロ波照射、光照射などで活性

化する方法もある。

【0029】第1の活性層26を挟む第1導電型クラッド層25及び第2導電型クラッド層27には電極が直接或いは間接的に接続される。各電極はそれぞれの素子ごとに形成されるものであるが、p電極またはn電極の一方は複数の素子で共通化することもできる。接触抵抗を下げるために、所要のコンタクト層を形成し、その後で電極をコンタクト層上に形成しても良い。一般的に各電極は多層の金属膜を蒸着などによって被着して形成されるが、素子ごとに区分するためにフォトリソグラフィを用いてリフトオフなどにより微細加工することができる。各電極は選択結晶成長層や基板の一方の面に形成することもでき、両側に電極を形成してより高密度で電極を配線するようにすることもできる。また、独立して駆動される電極はそれぞれ同じ材料を微細加工して形成したものであっても良いが、領域ごとに異なる材料の電極材料を使用することも可能である。また、第1導電型クラッド層25は下部半導体層21に電気的に接続されるため、この下部半導体層21に接続させる形でn側電極を形成しても良い。特に下部半導体層21は貼り合わせ面としても利用されるため、接着面に電極を配設したり、接着層に導電性を付与したりして、n側電極の一部として利用できる。

【0030】また特に、本発明の半導体発光素子では、結晶構造の良好な部分にのみ選択的に電極を形成する構造とすることもできる。例えば、結晶面に結晶のステップが揃っていない領域がある場合、そのステップが揃っていない領域上を外して電極を形成することができる。このような結晶のステップが揃っていない領域の存在は、AFMを用いた観察や、経験則などで把握することができ、一例として稜線上の部分や、端部に近い領域などを外した構造の電極を形成することができる。

【0031】次に、図7に示すように、成長基板20の剥離が行われる。成長基板20をエッチングや研磨などによって除去することも可能であるが、成長基板20を透明なサファイア基板とした場合では、成長基板20の裏面からの紫外線領域のレーザー、例えばエキシマレーザーやYAGレーザーのビームを照射することで、成長基板20とその上の下部半導体層21との間にレーザーアブレーションが発生する。このレーザーアブレーションとは、紫外線の範囲のビームを照射して、成長基板20と下部半導体層21の間の界面でビームの光吸収エネルギーから下部半導体層21の材料であるGa_{0.5}Nのうちの窒素を発生させ、成長基板20と下部半導体層21を分離する技術である。成長基板20をサファイア基板とした場合では、サファイア基板を透過してエキシマレーザー等のビームを照射することができ、成長基板20と下部半導体層21を容易に分離できる。成長基板20の分離により、発光素子は図8に示すように素子毎の構造となり、下部半導体層21の底面28が露呈する。

【0032】成長基板20の分離後、個々に分離された発光素子30が図9に示すように支持基板29上に貼り合わされる。この貼り合わせは、例えば転写技術によって行うことができ、各発光素子30は下部半導体層21の底部が支持基板29の表面に貼り合わせられる。続いて、金属薄膜からなるp側電極の形成や層間絶縁膜となる酸化膜が形成され、下部半導体層21上の一部の酸化膜に窓部が形成されてコンタクトホールが形成され、そのコンタクトホールの底部で臨む下部半導体層21とp側電極を隣接する素子の間で所要の配線層を用いて接続することで直列接続が行われる。すなわち、一方の素子の下部半導体層21と、これに隣接する素子のp側電極を電氣的に接続することを繰り返すことで、発光ダイオードの直列接続が形成される。

【0033】次に、図10、図11を参照しながら、本発明の他の照明装置の実施形態について説明する。本実施形態の照明装置は、マトリクス状に尖頭状の発光ダイオード41が配列され、個々の発光ダイオード41に直列に抵抗部43が接続される例である。

【0034】発光ダイオード41は、略六角錐形状の先細り形状の尖頭部48を有し、また底部には六角平板状の下部成長層49が形成されている。このような略六角錐形状の結晶部を有する発光ダイオード41は、前述の発光ダイオード11と同様にGa_{0.5}N_{0.5}の化合物半導体層によって構成することができ、その製造方法の一例を挙げれば、例えば基板主面をc面とするサファイア基板上に低温バッファ層と下部成長層49を形成した後、全面にシリコン酸化膜などの成長阻害膜を形成し、その成長阻害膜に数ミクロン乃至数十ミクロンのサイズの開口部を形成し、その開口部を用いた選択成長によって略六角錐形状の結晶部を該開口部から突出させるように形成する。この時、略六角錐形状の結晶部の傾斜面（ファセット）としては、たとえばS面（{1-101}面）若しくは{11-22}面が傾斜したファセットとして成長する。このS面等に活性層を第1導電型半導体層と第2導電型半導体層で挟む形で形成することで発光領域を略六角錐形状の結晶部の傾斜面に形成できる。ここで活性層は例えばInGa_{0.5}N_{0.5}層であり、下側の第1導電型半導体層は例えばシリコンドープのGa_{0.5}N_{0.5}層から形成され、上側の第1導電型半導体層は例えばマグネシウムドープのGa_{0.5}N_{0.5}層から形成される。略六角錐形状の発光ダイオード41の底面部は、矩形状とすることも可能であるが、本実施形態では略正六角形の形状を有している。なお、本実施形態では、下部成長層49が形成された状態で支持基板44に発光ダイオード41が貼り合わされる構造とされるが、本実施形態は下部成長層49が無い状態で支持基板に貼り合わされる構造を有していても良い。

【0035】このような発光ダイオード41には、図10に示すようにスパイラル状の抵抗部43が接続されて

いる。スパイラル状の抵抗部43は、発光ダイオード41の周囲を回って延長される高抵抗配線であり、例えば、金属薄膜、低不純物濃度の多結晶半導体層やカーボンブラックなどを導入した層などによって形成される。スパイラル状の抵抗部43は、その形状から抵抗として機能し、スパイラル状の抵抗部43の中心側の一端は発光ダイオード41の底部側の下部成長層49に接続する。抵抗部43は、本実施形態では2周強ほど発光ダイオード41の周囲を周回して接地線42に接続するが、抵抗部43の形状やパターンなどは図示のものは一例に過ぎず他のパターンなどを用いても良い。また、本実施形態では、接地線は隣接する列で共通化しても良い。なお、本実施形態では、抵抗部を形成する側をn側としているが、発光ダイオードのp側に抵抗部を形成することもできる。

【0036】発光ダイオード41のp側電極45は、それぞれ発光ダイオード41の尖頭部に形成されており、図11に示すように各p側電極45はその頂点部で対向基板47の底面側に形成された共通電極46に接触して導通が図られている。

【0037】図12は本実施形態の照明装置の回路構成図である。定電流源50には、発光ダイオード41と抵抗部43の組が並列に接続するように構成される。この回路構成から、発光ダイオード41には抵抗が直列接続されて回路が構成されることになり、たとえば1つの発光ダイオード41が不良となり短絡するような場合であっても、その不良化した発光ダイオード41を流れた電流は確実に抵抗部43を流れることになり、並列接続された発光ダイオードのうちの1つに集中して電流が流れるような問題は未然に防止される。また、発光ダイオード41の順方向電圧V_fがばらついている場合でも、各発光ダイオードに直列に抵抗が入るので、順方向電圧の低い素子に集中して電流が流れるような問題も抑制されることになる。

【0038】図13はさらに他の照明装置の一例を示す模式的な側面図である。発光ダイオード61は光透過性の支持基板62の表面側に最密配列され、その支持基板62の底面側には蛍光体層63が形成されると共にその蛍光体層63を覆うように保護膜64が形成される。発光ダイオード61は、前述の発光ダイオード11、41と同様に尖頭状である。この照明装置では、複数の発光ダイオード61が表面側に最密配列されていることから、良好な配線を確認しながら単位面積当たりの輝度を最も高くすることができる。発光ダイオード61から射出された光は、光透過性の支持基板62を透過して蛍光体層63に到達する。この蛍光体層63では、発光ダイオード61からの光によって励起されて再び蛍光体層63から光が放出される。このとき蛍光体層63から放出される光は、発光ダイオード61が放出する光の波長を変換して出力されるものであり、蛍光体層63として所

定のものを選ぶことで発光ダイオードの発色にとらわれずに任意の波長の光を取り出すことが可能である。

【0039】このような蛍光体層を用いた照明装置の一例としては、発光素子として青色発光の発光ダイオードを使用し、光励起蛍光体層としては青色光で励起され黄色発光を可能とする蛍光層を形成することができる。また、発光素子としては、紫色発光の発光ダイオードを使用することもでき、前記光励起蛍光体層としては紫色光で励起され白色発光を可能とする蛍光層を形成することができる。白色発光は赤色、青色、緑色の蛍光体を混合して構成したり、青色と黄色の蛍光体を混合したり、赤色とシアン色の蛍光体を混合したりすることで作り出すことができる。

【0040】図14は投影装置の模式図である。本実施形態の投影装置は、前述の如き尖頭状の発光ダイオードを複数個最密に配列させた照明装置71と、その光取り出し側に配設される透過型の液晶表示装置72から構成される。照明装置71は、各発光ダイオードが尖頭状であることから良好な配線を確認することができ、且つ単位面積当たりの輝度を最も高くすることができる。液晶表示装置72は照明装置の光投影路に配設される透過型画像表示部であり、所要の画像信号を受信し該画像信号を反映した表示を行って透過する光を制御する。この投影装置によれば、発光ダイオードの指向性の高さを利用して輝度の高い投影画像を表示させることができる。また、指向角が狭いのでルーバーなどは不要であり、面が発光するため、携帯性にも優れている。また、色分離ダイクロミックフィルタも不要であるため、さらなる小型化も実現できる。

【0041】なお、上述の実施形態においては、発光素子として主に発光ダイオードについて説明したが、発光素子は半導体レーザーであっても良い。また、上述の実施形態において発光ダイオードの形状については、六角錐形状のものを主に例示したが、他の形状、例えば断面が三角若しくは台形状のストライプ状の形状であっても良く、これらの複合的なパターンが発光ダイオードを並べるようにすることも可能である。また、本実施形態では、配列される発光ダイオードのサイズを略同一としているが、異なるサイズ、高さ、形状の発光素子を組み合わせるようにすることもでき、発光ダイオードと半導体レーザーを同一支持基板上に組み合わせて照明装置を構成することも可能である。

【0042】

【発明の効果】上述のように、本発明の照明装置によれば、面状に配列される発光部である発光面を最密配列させることで、単位面積当たりの輝度を最も高くすることができ、しかも尖頭状の発光素子を用いることで、素子の尖頭部分の存在する側に、 n 側と p 側の双方の電極に対する接続部を設けることができる。直方体や板状などの発光面に対する側壁が発光面に対して略垂直となる素

子構造に比べて、尖頭状の発光素子を用いる場合、尖頭部分の周囲の空いたスペースを利用しながらの配線が可能となり、最密配列させても十分な接続を図ることができる。

【0043】また、本発明の投影装置では、発光ダイオードを用いることから輝度の高い投影画像を表示させることができる。また、ランプなどを光源とするものに比べて携帯性に優れる。さらに指向角が狭いのでルーバーが不要であり、さらには色分離ダイクロミックフィルタなども不要である。このため更なる小型化を図ることができる。

【図面の簡単な説明】

【図1】本発明の照明装置の一実施形態の要部の平面図である。

【図2】本発明の照明装置の一実施形態の要部の側断面図である。

【図3】本発明の照明装置の一実施形態の回路図である。

【図4】本発明の照明装置の一実施形態に用いられる発光ダイオードの製造方法を工程順に説明するための工程断面図であり、下部成長層を形成した工程までの工程断面図である。

【図5】本発明の照明装置の一実施形態に用いられる発光ダイオードの製造方法を工程順に説明するための工程断面図であり、選択成長工程までの工程断面図である。

【図6】本発明の照明装置の一実施形態に用いられる発光ダイオードの製造方法を工程順に説明するための工程断面図であり、クラッド層形成工程までの工程断面図である。

【図7】本発明の照明装置の一実施形態に用いられる発光ダイオードの製造方法を工程順に説明するための工程断面図であり、レーザーアブレーション工程までの工程断面図である。

【図8】図7のレーザーアブレーションにより得られる発光ダイオードの構造を示す図であり、(a)は発光ダイオードの断面図であり、(b)は発光ダイオードの平面図である。

【図9】本発明の照明装置の一実施形態の製造方法を説明するための工程断面図であり、発光ダイオードを貼り合わせところの工程断面図である。

【図10】本発明の照明装置の他の一実施形態の要部の平面図である。

【図11】本発明の照明装置の他の一実施形態の要部の側断面図である。

【図12】本発明の照明装置の他の一実施形態の回路図である。

【図13】本発明の照明装置のさらに他の一実施形態の要部の側断面図である。

【図14】本発明の投影装置の一実施形態の模式図である。

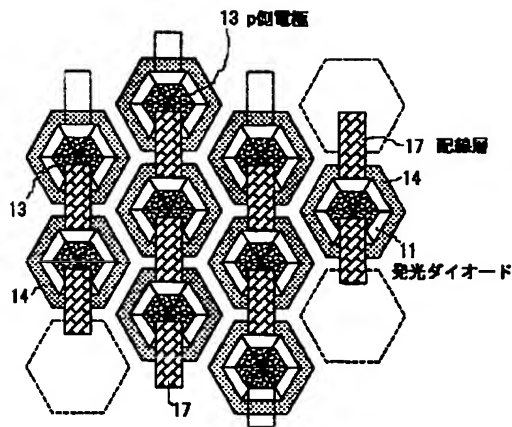
【符号の説明】

11 発光ダイオード
12 尖頭部
13 p側電極
14 下部成長層
15 絶縁膜
16 窓部
17 配線層
20 成長基板
21 下部成長層
22 選択マスク
23 開口部
24 半導体層
25 クラッド層
26 活性層
27 クラッド層

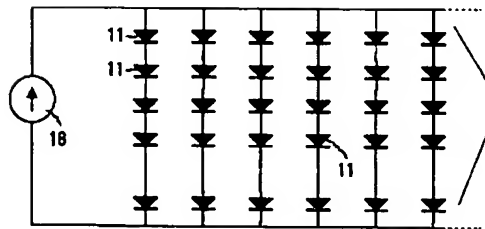
* 29 支持基板
30 発光ダイオード
41 発光ダイオード
43 抵抗部
44 支持基板
45 p側電極
46 共通電極
47 対向基板
50 定電流源
10 61 発光ダイオード
62 支持基板
63 蛍光体層
64 保護膜
71 照明装置
72 液晶表示装置

*

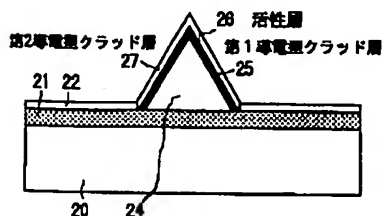
【図1】



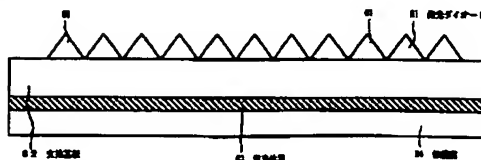
【図3】



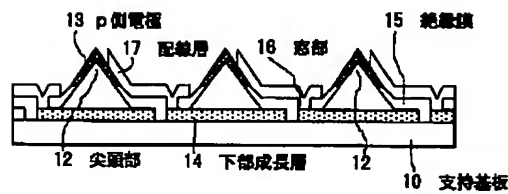
【図6】



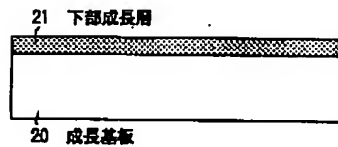
【図13】



【図2】

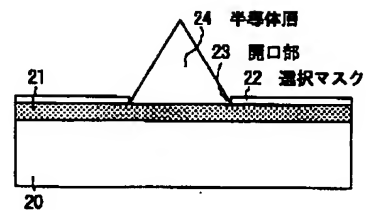


【図4】

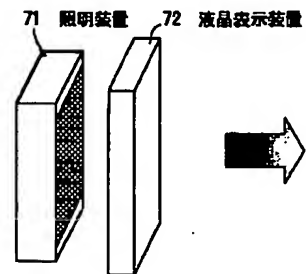


【図7】

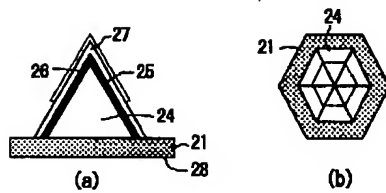
【図5】



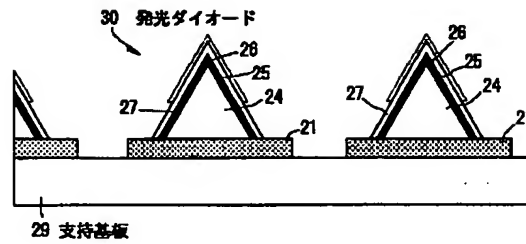
【図14】



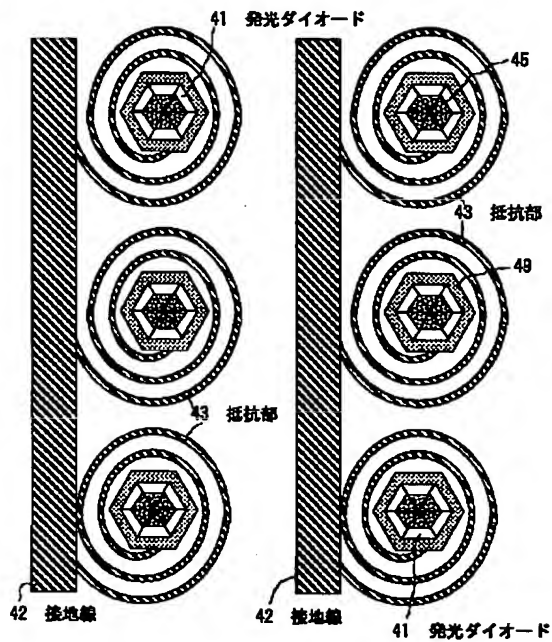
【図8】



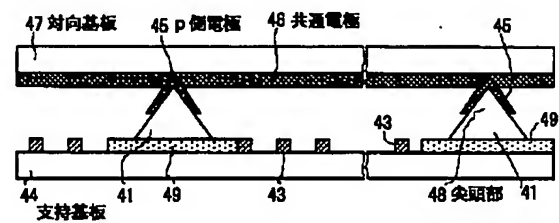
【図9】



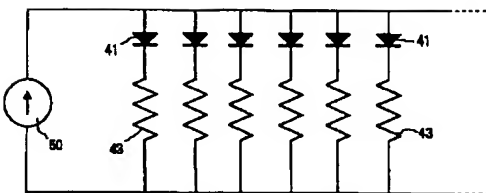
【図10】



【図11】



【図12】



フロントページの続き

(51)Int.Cl.⁷
H01L 33/00

識別記号

F I
F 2 1 Y 101:02
F 2 1 S 1/02
1/00

テーマコード(参考)

G
E

// F 2 1 Y 101:02

F ターム(参考) 2H091 FA45Z LA17

5F041 AA11 AA12 CA40 CA65 CA77

CA93 CA98 CB11 CB22 CB25

FF06 FF11 FF16

5G435 AA18 BB04 BB12 BB15 EE26

GG23 GG26

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☒ FADED TEXT OR DRAWING

☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☐ LINES OR MARKS ON ORIGINAL DOCUMENT

☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.